**אסמבלר 24.10.18**

**מבנה המחשב**

a

MEMORY

CPu

I/O

Cpu to memory= address bus—חץ כחול

--Cpu to/back memory=data busחץ אדום

Cpu to memory=control bus—חץ ירוק

משמעות של גג היא שהפעולה מתבצעת במצב 0 (פעיל בנמוך '0' לוגי)

|  |  |  |
| --- | --- | --- |
| הפעולה שמבצע ה-CPU | WR | RD |
| מצב אסור | 0 | 0 |
| פעולת קריאה | 1 | 0 |
| פעולת כתיבה | 0 | 1 |
| מצב סרק(לא משתמש בפסים לצורך קריאה וכתיבה) | 1 | 1 |

כל מחשב מכיל שלוש יחידות בסיסיות :

1. CPU-יחידת עיבוד מרכזית, תפקידה לקרוא הוראות מהזיכרון ולבצען. ה-CPU היא היחידה המבצעת, המפקחת ומארגנת את כל הפעולות במערך המחשב. ה-CPU הוא החלק המרכזי החשוב ביותר והוא מהווה בעצם את המוח של כל המערכת.

* ביצוע-כל ההוראות שהמחשב מקבל לביצוע מבוצעות בתוך ה-CPU
* פיקוח-ה-CPU שולט על כל היחידות שמחוברות אליו וקובע את אופן פעולתן
* ארגון-במהירויות שבהן עובד המחשב יש צורך בתזמון מושלם של כל הפעולות המתקיימות בו, לצורך זה ה-CPU קובע את כל התזמונים הנדרשים

1. I/O -קלט פלט- זו היחידה שעוזרת לנו לתקשר עם "העולם החיצון", לדוגמא: מדפסת(פלט), מסך(פלט), מקלדת(קלט)
2. MEMORY-הזיכרון אוגר באופן זמני הוראות ונתונים הדרושים להפעלת המחשב. הזיכרון בנוי מהרבה תאים כאשר כל תא מזוהה על ידי מספר המוגדר ככתובת התא. פתיחת תא בזיכרון מתבצעת על ידי מתן כתובת לזיכרון. הגורם היחיד שיכול לתת את הכתובת לזיכרון הוא ה-CPU. עובר פרק זמן מסויים מהרגע שהמעבד מוסר את הכתובת ועד הרגע שבו התא נפתח (Memory Access Time-זמן גישה לזיכרון), זמן זה בזכרונות מהירים יכול להגיע עד עשרות ננו-שניות.

הוצאת מידע מתוך תא בזיכרון נקראת פעולת קריאה(READ),בפעולה זו מה שהיה קודם באותו התא נשאר בתא. הכנסת מידע לתוך תא בזיכרון נקראת כתיבה(WRITE),בפעולה זו מה שהיה קודם בתא נדרס\נמחק\נעלם.  
הקשר בין חלקי המחשב נעשה בעזרת שלוש קבוצות של מוליכים כאשר בכל מוליך עובר 0 או 1 לוגי.חלקי המחשב קשורים בינהם באמצעות מוליכים חשמליים שרמות המתח בינהם מתאימות לשני מצבים:0 לוגי אין מתח (0V) ו1 לוגי יש מתח (5V).  
אם רוצים להעביר ממקום למקום ביטים(סיביות\מידע), אנו למעשה מעבירים בקבוצות המוליכים אותות חשמליים,מוליכים אלו מחולקים לפי תפקידיהם לשלוש קבוצות כאשר כל קבוצה נקראת BUS (פס):

* Address bus-פס הכתובות-מסומן באותיות A0-An, בעזרת פס זה ה-CPU קובע לאיזו כתובת הוא פונה בזיכרון או ב-I/O.
* DATA BUS-פס הנתונים- מסומן באותיות D0-D7, דרכו ה-CPU מעביר נתון לזיכרון (פעולת כתיבה) או מקבל נתון מהזיכרון או הi/o (פעולת קריאה)
* CONTROL BUS-פס הבקרה- לא מסומן, בעזרת פס זה קובע ה-CPU האם הוא קורא נתונים או כותב נתונים לכתובת שאליה הוא פונה.

**משפחת ה-8086**

CPU

"המבנה של פון ניומן"-

חילוק של הCPU לשניים בכך נוצר

מצב של קיצור זמן העיבוד בחצי

שלבי ביצוע הפקודה:

כאמור ה-CPU קורא הוראות מהזיכרון ומבצע אותן. תהליך של כל ביצוע פקודה כולל שני שלבים:

1. OPCODE FETCH- הבאה הפקודה-
2. לאחר שהפקודה מגיעה מהזיכרון היא מפוענחת ומתבצעת , שלב זה נקרא "שלב ביצוע הפקודה".

המעבדים שנוצרו עד לפיתוחה של משפחת ה-8086 עבדו במבנה שנקרא "המבנה של פון ניומן",בצורה זו ה-CPU ניגש ומבין פקודה מהזיכרון, מבצע אותה ורק לאחר מכן ניגש ומביא פקודה נוספת. כלומר כל תהליך חדש של ביצוע פקודה מתחיל רק לאחר סיום פקודה קודמת.

**המבנה של משפחת ה-8086**

החידוש במשנה של משפחה זו הוא שהמעבד מורכב משתי יחידות עצמאיות:

1. BIU-Bus Interface Unit- יחידת הממשק לפס, תפקידה של יחידה זו הוא להביא הוראות ונתונים מהזיכרון ולשלוח נתונים לזיכרון.
2. ALU-Arithmetic logic unit-יחידה אריתמתית לוגית- תפקידה לבצע פעולות לוגיות כמו XOR NOT OR וכו' ופעולות חשבניות כמו חיבור וחיסור בינארי.

ההוראה הנוכחית שה-CPU מבצע היא זו שקובעת איזו פעולה צריכה יחידת הALU לבצע. פעולת ה-CPU בשיטה זו נקראת שיטת קו הצינור PipeLine. ההבדל הגדול בין המבנה של פון ניומן לבין המבנה של משפחת ה-8086 הוא בעובדה שיחידת הממשק לפס מביאה הוראות מהזיכרון בתהליך הנקרא Prefetch, כלומר מביאים פקודות מהזיכרון ומאחסנים אותן ביחידה הנקראת תור ההוראות. כאשר יחידת הביצוע מסיימת לבצע פקודה, הפקודה הבאה ממתינה לה כבר בתוך הPipeLine וכך נכסך הזמן שהיה דרוש להביא את הפקודה.

\*יש לציין שתור ההוראות מתנהג כמו זיכרון מסוג FIFO-first in first out הפקודה הראשונה שנכנסה תתבצע ראשונה.

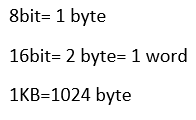
**שפת תכנות-אסמבלי(להוריד תוכנה emu8086)**

השפה הבסיסית שאותה מבין -CPU היא שפת מכונה (שפה של 0 ו 1 לוגיים) שפת סף (אסמבלי) היא שפה שכל פקודה בה מתורגמת לפקודה אחת בשפת מכונה. כאמור תוכנית מחשב היא אוסף של מספרים בינאריים הנמצאים בתאי הזיכרון בזה אחר זה, סדר המספרים של הפקודות קובע את משמעות התוכנית ואת פעולתו של ה-CPU.

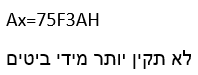
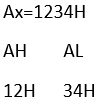
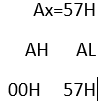
לכל מעבד יש כתובת התחלה שהיא כתובת התא שמכיל את ההוראה הראשונה בתוכנית ( ב8086 הכתובת FFFF0H) כדי לגרום ל-CPU לבצע תוכנית יש להפנות אותו לתא הראשון וזאת על ידי פעולת RESET ומשם הוא ממשיך בתוכנית ב"כוחות עצמו" על ידי ה-IP,

**האוגרים של ה-8086**

אוגר- זהו תא זיכרון בודד המשמש להגירה זמנית של נתונים (\*בשפת אסמבלי אני נכתוב תוכניות ונעזר באוגרים הקיימים ב-8086\*)

אוגרים כלליים ואוגרי נתונים(מכילים עד 16bit אם יש יותר זה שגוי):

|  |  |  |
| --- | --- | --- |
|  |  | שם האוגר |
| AL  8bit | AH  8bit | Ax |
| BL  8bit | BH  8bit | Bx |
| CL  8bit | CH  8bit | Cx |
| DL  8bit | DH  8bit | Dx |



אוגרי הצבעה ואינדקסים(אוגרים של 16BIT לא ניתנים לחלוקה):

* SI- מצביע על כתובת של נתון בזיכרון
* DI-מצביע על כתובת של נתון בזיכרון
* BP-מצביע עזר על המחסנית
* SP-מצביע המחסנית
* IP-מצביע על הכתובת של הפקודה הבאה לביצוע בתוכנית

אוגרי סגמנט(16BIT ללא חלוקה):

* DS-Data segment-אוגר סגמנט הנתונים
* ES-Extra segment-אוגר סגמנט נתונים נוסף
* SS-Stack segment- אוגר סגמנט המחסנית
* CS-Code segment-אוגר סגמנט הקוד\התוכנית

אוגר הדגלים:

בפקודת Mov הדגלים לא מתעדכנים

בפקודת inc and dec ה-CARYY FLAG לא מתעדכן

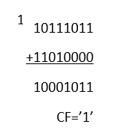
היחידה האריתמתית לוגית (ALU) ,תפקידה לבצע את הפעולות במערך המחשב, בנוסף יחידה זו מפיקה מידע על התוצאה שהתקבלה. מידע זה עובר לאוגר מיוחד שהסיביות שלו נקראות דגלים.

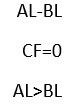
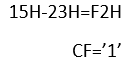
דגל זוהי סיבית שנמצאת בתוך אוגר הדגלים שגודלו 16 סיביות, ורק 9 מהן מנוצלות.

ישנם שני סוגי דגלים:

1. דגלי מצב שתפקידם להראות משהו על התוצאה שהתקבלה ביחידת ה-ALU.

* ZF-Zero flag- דגל זה מקבל 1 לוגי כאשר התוצאה היא 0. ודגל זה מקבל 0 לוגי כאשר התוצאה שונה מ-0. אחד השימושים לדגל זה הוא בדיקת שיוויון או אי שיוויון בין שני ערכים.
* CF-Carry flag-דגל הנשא- דגל זה מקבל 1 לוגי לאחר פעולת חיסור כאשר לווינו מדרגה דימיונית (כאשר מבצעים פעולת חיסור ממספר קטן פחות מספר גדול).  
  לאחר פעולת חיבור דגל זה מקבל 1 לוגי כאשר מתקבלת סיבית 9 או סיבית 17   
  \*אחד השימושים לדגל זה הוא בדיקת היחס קטן-גדול.

\*כאשר מחסרים שתי ספרות בשתי ספרות רושמים רק שתי ספרות מימין לשמאל של התוצאה



**מבנה פקודה בשפת אסבלי**

כל פקודה קובעת פעולה שה-CPU צריך לבצע. פעולה זו יכולה להיות לדוגמא קריאה של נתון מהזיכרון לתוך אחד מאוגרי ה-CPU, חיבור תוכן של שני אוגרים, היפוך לוגי של תוכן אוגר ב-CPU וכו'.

כפי שברור מדוגמאות אלו ההוראה צריכה לבצע ולקבוע גם מה הם הנתונים שעליהם מבוצעת הפעולה.

החלק המגדיר בהוראה את הפעולה שיש לבצע נקרא קוד הפעולה, והנתונים שעליהם מבוצעת הפעולה נקראים אופרנדים.

\*התוצאה תמצא תמיד באופרנד היעד.

מבנה א'\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

אופרנד המקור

קוד הפעולה

אופרנד היעד

מבנה ב'\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

אופרנד היעד

קוד הפעולה

מבנה ג'\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

קוד הפעולה

פעולת MOV מעתיקה את המידע מאופרנד המקור לאופרנד היעד.

\*כל החוקים שיש על פקודת MOV תופסות לכל הפקודות האחרות.

**שיטות מיעון**

לכל פקודה יש מספר שיטות מיעון. שיטת מיעון היא הדרך שבה מייצגים את האופרנדים. אנו נדגים את כל שיטות המיעון על הפקודה MOV שתפקידה להעביר מידע מאופרנד המקור לאופרנד היעד.

פקודה במיעון אוגר

1. Mov AL, BL-חוקי, מעביר מידה מ-BL ל-AL
2. Mov AL, BX-לא חוקי, BX הוא 16 ביטים בזמן ש-AL הוא 8 ביטים
3. Mov BX, AL-לא חוקי, אין התאמה בגודל האופרנדים.

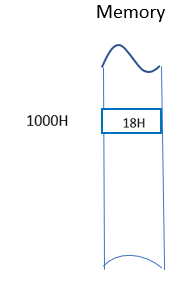
בשיטת מיעון אוגר המידע שעובר בין האופרנדים חייב להיות באותו גודל (8 ביט או 16 ביט)

\*אם לא נרשמת אות עם המספר הוא בבסיס עשרוני, H מסמן בסיס 16,B מסמן בסיס בינארי

\*כל ספרה בהקסה היא 4 ספרות בבינארי

פקודה במיעון מיידי

1. Mov AL,83H-חוקי
2. Mov AL, 182-חוקי, כל עוד מספר בבסיס עשרוני מתחת ל255 ניתן להכניס לאופרנד של 8 ביט.
3. Mov AH, 182H-לא חוקי, לא ניתן להעביר נתון של 16 ביט לאוגר של 8 ביט
4. Mov AX, 182H-חוקי AH=01 AL=82H
5. Mov 12H, AL-לא חוקי, 12H הוא אופרנד היעד אינו בר איחסון.
6. Mov AL,20H-חוקי
7. Mov AL,00100000B-חוקי
8. Mov AL,32 -חוקי

\*מספר בבסיס בינארי חייב להחיל את כל הספרות כולל האפסים בשמאל עם האות B בצד ימין

פקודה במיעון עקיף לזיכרון

[ ]-סוגריים מרובעים מציינים כתובת של נתון בזיכרון.

\*כאשר רואים סוגריים מרובעים ישר מציירים זיכרון

נתונה התוכנית הבאה בשפת אסמבלי עקוב אחר התוכנית על ידי טבלת מעקב ורשום לאחר כל פקודה את התוצאה המתקבלת באופרנד היעד. \*בטבלת מעקב רושמים כל פקודה בשורה חדשה

Mov SI, 1000H

Mov AL, 18H

Mov [SI], AL

|  |  |
| --- | --- |
| AL | SI |
| 18H | 1000H |
|  | 18H |

כתוב תוכנית שמעבירה את הנתון 15H לכתובת 2000H בזיכרון

Mov SI,2000H

Mov AL,15H

Mov [SI], AL

**\*כאשר עובדים עם מספר בבסיס הקסה דצימלי (בסיס 16) שספרת הMSB שלו (השספרה השמאלית) היא מספר בין A-F בבסיס 16 חייב לרשום לפני כן את הערך 0 וזאת כדי להבחין בין שם של משתנה למספר בבסיס 16**

Mov [2000H], 15H

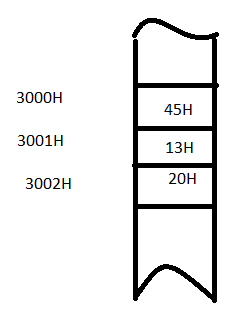
לא חוקי,לא ניתן בשיטת מיעון יקיף לרשום את הכתובת בצורה ישירה

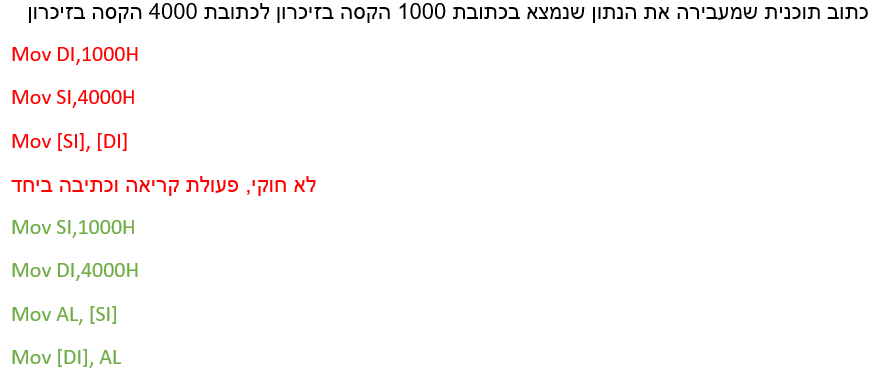
נתונה התוכנית הבאה, יש לעקוב אחר התוכנית ע"י טבלת מעקב ולרשום את התוצאות שמתקבלות באופרנד היעד לאחר כל פקודה:

Mov DI,3000H

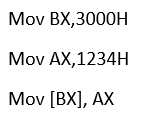
Mov AH, [DI]

|  |  |
| --- | --- |
| DI | AH |
| 3000H |  |
|  | 45H |







\*הפקודה mov [BX],AX מעבירה את הנתון שנמצא באוגר AX לכתובת שהאוגר BX מצביע עליה בזיכרון. מכיוון שהאוגר AX הוא בגודל 16 ביט הCPU טוען את הנתון לשני בתים עוקבים בזיכרון

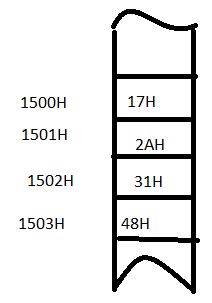
האוגרים שיכולים לשמש כמצביעים על כתובת של נתון בזיכרון הם:

* BX
* SI
* DI

כל דבר אחר שירשם בתוך סוגריים מרובעים הוא לא חוקי

**הרצת תוכנית במחשב**

1. לוחצים NEW ובוחרים באפשרות הראשונה
2. נכתוב את התוכנית
3. לוחצים COMPILE
4. מבטלים את השמירה
5. לוחצים CLOSE
6. לוחצים EMULATOR
7. בוחרים את האופציה השניה
8. לוחצים על VIEW ובוחרים MEMORY
9. לוחצים על SINGLE STEP כדי לבצע את הפעולות אחת אחת



Mov DI, 1500H

Mov AX, [DI]

|  |  |  |
| --- | --- | --- |
| DI | AH | AL |
| 1500H |  |  |
|  | 2AH | 17H |
|  |  |  |
|  |  |  |

\*הפקודה mov AX,[DI] מעבירה את הנתון מהכתובת שהאוגר DI מצביע עליו בזיכרון לאוגר AX. גם כאן מכיוון שאופרנד היעד הוא בגודל 16 ביט ה-CPU לוקח נתון משתי כתובות עוקבות בזיכרון.

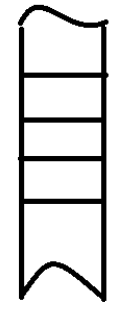
\*\*בשיטת מיון עקיף לזיכרון האוגרים שיכולים לשמש כמצביע על כתובת של נתון בזיכרון ולהיות בתוך סוגריים מרובעים הם BX,SI,DI בלבד

פקודה במיעון אינדקס-בסיס

בשיטת מיעון זו האוגר BX משמש כאוגר בסיס ואילו האוגרים SI ו- DI משמשים כמצביעים. בשיטת מיעון זו הכתובת שאליה פונים חייבת להיות מורכבת מ-BX ו- SI או BX ו- DI.

לדוגמא: נתונה התוכנית הבאה יש לעקוב בעזרת טבלת מעקב ולרשום את התוצאות לאחר כל פקודה

Mov BX,2000H

Mov DI,1000H

Mov AL, [BX+DI]

1000H

2000H

3000H

|  |  |  |
| --- | --- | --- |
| BX | DI | AL |
| 2000H |  |  |
|  | 1000H |  |
|  |  | הערך בכתובת 3000 |

שני הצדדים בכל אחת מהשורות הבאות שקולים אחד לשני\*

Mov AH, [BX][SI] == mov AH, [BX+SI]

Mov AL,4[BX][DI] == mov AL, [BX+DI+4]

\*סדר הכתיבה חשוב בצד ימין הספרה חייבת להיות בימין ובשמאל מצד שמאל

Mov AL, [SI][DI]

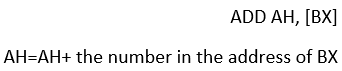
לא חוקי חסר אוגר בסיס

לאחר כל פקודה בשפת אסמבלי הדגלים מתעדכנים בהתאם לתוצאה שהתקבלה,למעט לאחר הפקודה mov שבה הדגלים לא מתעדכנים, אלא נשארים כפי שהיו לפני הפקודה. כמו כן לאחר הפקודות

INC ו- DEC קארי פלאג (carry flag) לא מתעדכן.

פקודות בסיסיות בשפת אסמבלי

1)ADD-הוספה/חיבור האופרנדים או תכנים בכתובות.

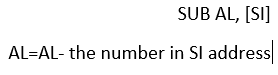
ADD AL, BL

AL= AL+BL

ADD [BX+SI], AL

תוכן התא בזיכרון שהוא חיבור בין הכתובות BX ו-SI, תוכן התא יחובר עם AL

2)SUB-חיסור בין האופרנדים או תכנים בכתובות.

SUB AH, AL

AH=AH-AL

3)INC,DEC -קידום של הערך באחד, חיסור של הערך באחד

INC AH-לקדם ב-1

AH=AH+1

DEC AH לחסר ב-1

AH=AH-1